

日本国特許庁
JAPAN PATENT OFFICE

#2
JC997 U.S. PTO
09/977934
10/17/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2000年11月20日

出願番号

Application Number:

特願2000-352944

出願人
Applicant(s):

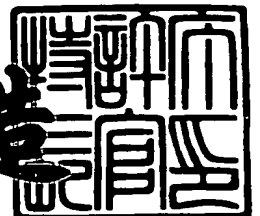
安藤電気株式会社



2001年 8月31日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3080375

【書類名】 特許願

【整理番号】 S00-9-10

【提出日】 平成12年11月20日

【あて先】 特許庁長官 殿

【国際特許分類】 H03H 17/06 631

【発明者】

【住所又は居所】 東京都大田区蒲田4丁目19番7号 安藤電気株式会社
内

【氏名】 赤堀 浩司

【特許出願人】

【識別番号】 000117744

【氏名又は名称】 安藤電気株式会社

【代理人】

【識別番号】 100090033

【弁理士】

【氏名又は名称】 荒船 博司

【選任した代理人】

【識別番号】 100093045

【弁理士】

【氏名又は名称】 荒船 良男

【手数料の表示】

【予納台帳番号】 027188

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 F I R フィルタ及びそのデータ処理方法

【特許請求の範囲】

【請求項 1】

データ信号に含まれる複数のデータと、所定の複数の係数と、を乗算することにより、前記データ信号の周波数成分を抽出する F I R フィルタであって、
前記複数のデータの中から、1つのデータを選択する第1の選択手段と、
前記複数の係数の中から、前記第1の選択手段により選択されるデータに乗すべき1つの係数を選択する第2の選択手段と、
前記第1の選択手段により選択されたデータと、前記第2の選択手段により選択された係数と、を乗算する複数の乗算手段と、
前記複数の乗算手段による乗算結果を加算する加算手段と、
を備えることを特徴とする F I R フィルタ。

【請求項 2】

請求項 1 記載の F I R フィルタにおいて、
前記データ信号は、“0”を挿入することにより零値補間されたデータ信号であって、
前記第1の選択手段は、前記複数のデータの中から、前記挿入された“0”以外のデータを選択することを特徴とする F I R フィルタ。

【請求項 3】

データ信号に含まれる複数のデータと、所定の複数の係数と、を乗算することにより、前記データ信号の周波数成分を抽出するデータ処理方法であって、
前記複数のデータの中から、1つのデータを選択する第1の選択工程と、
前記複数の係数の中から、前記第1の選択工程において選択されるデータに乗すべき1つの係数を選択する第2の選択工程と、
前記第1の選択工程において選択されたデータと、前記第2の選択工程において選択された係数と、を乗算する複数の乗算工程と、
前記複数の乗算工程における乗算結果を加算する加算工程と、
を含むことを特徴とするデータ処理方法。

【請求項 4】

請求項 3 記載のデータ処理方法において、

前記データ信号は、“0”を挿入することにより零値補間されたデータ信号であって、

前記第 1 の選択工程において、前記複数のデータの中から、前記挿入された“0”以外のデータを選択することを特徴とするデータ処理方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、オーバーサンプリングを行ったデータをフィルタリングする F I R (Finite Impulse Response) フィルタ、及びそのデータ処理方法に関する。

【0002】

【従来の技術】

F I R フィルタは、インパルス応答が有限時間持続するフィルタであり、その回路出力は、多段レジスタの各出力毎に重みを付けて総和をとったものである。所望のフィルタ特性を得るためには、各出力毎に乗じる重み係数を、所望のフィルタ特性のインパルス応答に対応させればよい。

また、折り返しによる不要な信号を減少させるためにオーバーサンプリングを行うことがある。

【0003】

図 3 に、データ長 N の入力データを 4 倍オーバーサンプリングし、フィルタリングする場合の F I R フィルタの回路構成図を示す。また、同図におけるクロック信号は、F I R フィルタ 2 0 0 を構成するそれぞれの回路動作の同期をとるための信号である。

【0004】

データ長 N の入力データは、まず補間回路 2 1 0 においてデータ長 N に零値補間され、F I R フィルタ 2 0 0 に入力される。

具体的には、図 4 に示すように、データ長 N の入力データの各データの間に 3 個の“0”を挿入することにより補間され、データ長 $4 N$ のデータが生成される

【0 0 0 5】

F I R フィルタ 2 0 0 は、図 3 に示すように、4 N 段の遅延回路 6 0、遅延回路 6 0 と同数 (4 N) の乗算回路 7 0、及び加算回路 8 0 により構成される。

【0 0 0 6】

遅延回路 6 0 は、入力されるクロック信号のタイミング毎に、入力されたデータをシフトし、シフトした後のデータを後段の遅延回路 6 0 に出力する。また、シフト後のデータは、乗算回路 7 0 - n に対しても同時に、並列的に出力される。

乗算回路 7 0 - n は、遅延回路 6 0 - n より入力されるデータに所定の係数 $h(n)$ を乗し、その結果を加算回路 8 0 に出力する。

【0 0 0 7】

また、加算回路 8 0 は、乗算回路 7 0 より入力される乗算結果を全て加算し、その結果を出力する。そして、この加算回路 8 0 による加算結果が、F I R フィルタ 2 0 0 の出力データとなる。

【0 0 0 8】

即ち、零値補間されて F I R フィルタ 2 0 0 に入力される入力データは、クロック信号のタイミング毎にシフトされ、各データ毎に所定の係数 h が乗される。そして、その結果を全て加算されることにより、所望のフィルタ特性を得ることができる。

【0 0 0 9】

図 4 は、入力データと、F I R フィルタ 2 0 0 より出力される出力データ (フィルタ特性) との関係を示す図である。

同図 (a) に示すように、データ長 N の入力データは、補間回路 2 1 0 において、各データ間に 3 個の “0” を挿入されることによりデータ長 $4 N$ に零値補間され、F I R フィルタ 2 0 0 に入力される。そして、データ長 $4 N$ に補間されたデータは、乗算回路 7 0 において、各データ毎に所定の係数 h が乗される。

【0 0 1 0】

例えば、データ $D(N)$ には係数 $h(1)$ が、データ $D(N)$ とデータ $D(N)$

- 1) との間に挿入された 3 つの “0” には、それぞれ係数 $h(2)$ 、 $h(3)$ 、 $h(4)$ が、データ $D(N-1)$ には係数 $h(5)$ が、などのように乗される。

【0 0 1 1】

これらの乗算結果は、加算回路 8 0 において全て加算され、出力される。

即ち、FIR フィルタ 2 0 0 からの出力データは、(データ $D(N) \times$ 係数 $h(1)$) + 0 + 0 + 0 + (データ $D(N-1) \times$ 係数 $h(5)$) + \dots + (データ $D(1) \times$ 係数 $h(4N-3)$) + 0 + 0 + 0、となり、この値が、求めたい FIR 特性となる。

【0 0 1 2】

また、同図 (b) は、同図 (a) に示す場合より、1 クロック分後の入力データと出力データの関係とを示す図である。同図に示すように、零値補間された入力データは、遅延回路 6 0 により 1 クロック分シフトされ、以下同様に、乗算回路 7 0 において所定の係数 h が乗される。

【0 0 1 3】

例えば、データ $D(N)$ には係数 $h(2)$ が、データ $D(N)$ とデータ $D(N-1)$ との間に挿入された 3 つの “0” には、それぞれ係数 $h(3)$ 、 $h(4)$ 、 $h(5)$ が、データ $D(N-1)$ には係数 $h(6)$ が、などのように乗されることとなる。

これらの乗算結果は、加算回路 8 0 において全て加算され、出力される。

【0 0 1 4】

即ち、FIR フィルタ 2 0 0 からの出力データは、0 + (データ $D(N) \times$ 係数 $h(2)$) + 0 + 0 + 0 + (データ $D(N-1) \times$ 係数 $h(6)$) + \dots + 0 + (データ $D(1) \times$ 係数 $h(4N-2)$) + 0 + 0、となり、この値が、求めたい FIR 特性となる。

【0 0 1 5】

【発明が解決しようとする課題】

しかしながら、オーバーサンプリングを行う場合には、その倍率の分だけ、FIR フィルタの畳み込み演算に必要な乗算回路の数が増加する。例えば、4 倍オ

ーバーサンプリングを行う場合、オーバーサンプリングを行わない場合に比べて 4 倍の数の乗算回路が必要となる。

【0016】

しかし、この場合、図 4 に示すように、“0” が挿入されて補間されたデータ部分の乗算結果は結局 “0” であるため、不必要な演算が発生していることになる。また、回路で使用される乗算回路の必要数の増大により、FIR フィルタを構成する回路規模が増大してしまうという問題も発生する。

【0017】

本発明の課題は、FIR フィルタにおいて、入力データにオーバーサンプリングを行う場合においても、必要な乗算回路の数を増やさず、回路規模が増大するのを防ぐことである。

【0018】

【課題を解決するための手段】

以上の課題を解決するために、請求項 1 記載の発明は、データ信号に含まれる複数のデータと、所定の複数の係数と、を乗算することにより、前記データ信号の周波数成分を抽出する FIR フィルタ（例えば、図 1 の FIR フィルタ 100）であって、前記複数のデータの中から、1 つのデータを選択する第 1 の選択手段（例えば、図 1 のセクタ A）と、前記複数の係数の中から、前記第 1 の選択手段により選択されるデータに乗すべき 1 つの係数を選択する第 2 の選択手段（例えば、図 1 のセクタ B）と、前記第 1 の選択手段により選択されたデータと、前記第 2 の選択手段により選択された係数と、を乗算する複数の乗算手段（例えば、図 1 の乗算回路 30）と、前記複数の乗算手段による乗算結果を加算する加算手段（例えば、図 1 の加算回路 40）と、を備えることを特徴とする。

【0019】

この請求項 1 記載の発明によれば、データ信号に含まれる複数のデータの中から、乗算を行うデータを選択するとともに、複数の係数の中から、この選択したデータに乗すべき係数を選択することができる。

このことにより、例えばオーバーサンプリングなどにより、データ信号のデータ長が変化した場合においても、必要な乗算手段の数を増やすことなく、FIR

フィルタを実現できる。

【 0 0 2 0 】

請求項 2 記載の発明は、請求項 1 記載の F I R フィルタにおいて、前記データ信号は、“0”を挿入することにより零値補間されたデータ信号であって、前記第 1 の選択手段は、前記複数のデータの中から、前記挿入された“0”以外のデータを選択することを特徴とする。

【 0 0 2 1 】

この請求項 2 記載の発明によれば、零値補間されたデータ信号に含まれる複数のデータの中から、挿入された“0”以外のデータを選択するとともに、複数の係数の中から、この選択したデータに乗すべき係数が選択することができる。

【 0 0 2 2 】

【発明の実施の形態】

以下、図 1 ～図 2 を参照して実施の形態を詳細に説明する。

【 0 0 2 3 】

図 1 は、入力データの 4 倍オーバーサンプリングを行う場合の F I R フィルタの回路構成を示す図である。また、同図におけるクロック信号は、F I R フィルタ 1 0 0 を構成するそれぞれの回路動作の同期をとるための信号である。

【 0 0 2 4 】

同図に示すように、データ長 N の入力データは、図 3 に示す従来例と同様に、補間回路 1 1 0 においてデータ長 4 N に零値補間され、F I R フィルタ 1 0 0 に入力される。

【 0 0 2 5 】

F I R フィルタ 1 0 0 は、N 段の入力データ選択回路 1 0、入力データ選択回路 1 0 と同数 (N) のセレクタ B 及び乗算回路 3 0、そして加算回路 4 0 より構成される。

また、入力データ選択回路 1 0 は、それぞれ、4 段の遅延回路 1 1 ～1 4 とセレクタ A とにより構成される。

【 0 0 2 6 】

遅延回路 1 1 ～1 4 は、入力されるクロック信号のタイミング毎に、入力され

た補間データをシフトし、後段の遅延回路 11～14 に出力する。また、シフト後のデータは、セレクタ A に対しても同時に、並列的に出力される。

【0027】

セレクタ A-n は、遅延回路 11-n～14-n から入力される 4 つのデータの中から、乗算を行う必要のある 1 つのデータ（即ち、補間回路 110 において挿入された“0”以外のデータのことである）を選択し、乗算回路 30-n に出力する。

【0028】

このセレクタ A-n には、初期値として、まず遅延回路 11-n から出力されるデータを選択するように設定されている。そして、入力されるクロック信号のタイミング毎に、データを選択する遅延回路を、1 段ずつ後段の遅延回路に、即ち、遅延回路 12-n、13-n、14-n、11-n、・・・と、1 段ずつ順に切り換える。

【0029】

このように、入力データ選択回路 10-n は、3 つの挿入された“0”を含む 4 つのデータの中から、乗算を行う必要があるデータ D (n) を選択する。

【0030】

セレクタ B-n は、4 つの係数 $h(4n-3) \sim h(4n)$ の中から、データ D (n) に乗する係数 h を 1 つ選択し、乗算回路 30-n に出力する。

【0031】

このセレクタ B-n には、初期値として、まず係数 $h(4n-3)$ を選択するように設定されている。そして、入力されるクロック信号のタイミング毎に、選択する係数 h を、 $h(4n-2)$ 、 $h(4n-1)$ 、 $h(4n)$ 、 $h(4n-3)$ 、・・・と、順に切り換える。

【0032】

乗算回路 30-n は、入力データ選択回路 10-n のセレクタ A-n から入力されるデータ D (n) に、セレクタ B-n から入力される係数 h を乗じ、この乗算結果を加算回路 40 に出力する。

【0033】

加算回路 4 0 は、乗算回路 3 0 から入力される乗算結果を全て加算し、出力データとして出力する。この加算回路 4 0 による加算結果が、F I R フィルタ 1 0 0 の出力データとなり、所望のフィルタ特性を得ることができる。

【 0 0 3 4 】

このように、クロック信号のタイミング毎に、セレクトが選択するデータ及び係数の選択を切り換えることにより、乗算を行う必要のあるデータ $D(n)$ とそのデータ $D(n)$ に乗すべき係数 h を常に選択し、乗算を行うことができる。

【 0 0 3 5 】

図 2 は、入力データと、F I R フィルタ 1 0 0 より出力される出力データ（フィルタ特性）との関係を示す図である。

同図 (a) に示すように、データ長 N の入力データは、補間回路 1 1 0 において、各データ間に 3 個の “0” を挿入されることによりデータ長 $4N$ に零値補間され、F I R フィルタ 1 0 0 に入力される。

【 0 0 3 6 】

補間後のデータは、先頭より順に 4 つのデータをひとまとまりとし、このひとまとまりのデータの中からデータ $D(n)$ が、セレクト A により選択される。そして、選択後のデータ $D(n)$ は、乗算回路 $30-n$ において、セレクト B に選択された係数 $h(n)$ が乗される。

【 0 0 3 7 】

例えば、データ $D(N)$ には係数 $h(1)$ が、データ $D(N-1)$ には係数 $h(5)$ が、 \dots 、データ $D(1)$ には係数 $h(4N-3)$ が、などのように乗されることとなる。そして、これらの乗算結果は、加算回路 4 0 において全て加算され、出力される。

【 0 0 3 8 】

即ち、F I R フィルタ 1 0 0 からの出力データは、 $(\text{データ } D(N) \times \text{係数 } h(1)) + (\text{データ } D(N-1) \times \text{係数 } h(5)) + \dots + (\text{データ } D(1) \times \text{係数 } h(4N-3))$ 、となり、この値が、求めたい F I R 特性となる。

【 0 0 3 9 】

また、同図 (b) は、同図 (a) に示す場合より、1 クロック分後の入力デー

タと出力データの関係とを示す図である。同図に示すように、零値補間された入力データは、遅延回路11～14によりシフトされる。そして、以降同様に、セクタAにより選択されたデータ $D(n)$ に、セクタBにより選択された係数 h が、乗算回路30において乗される。

【0040】

例えば、データ $D(N)$ には係数 $h(2)$ が、データ $D(N-1)$ には係数 $h(6)$ が、 \dots 、データ $D(1)$ には係数 $h(4N-2)$ が、などのように乗されることとなる。

これらの乗算結果は、加算回路40において全て加算され、出力される。

【0041】

即ち、FIRフィルタ100からの出力データは、 $(\text{データ } D(N) \times \text{係数 } h(2)) + (\text{データ } D(N-1) \times \text{係数 } h(6)) + \dots + (\text{データ } D(1) \times \text{係数 } h(4N-2))$ 、となり、この値が、求めたいFIR特性となる。

【0042】

また、図示してはいないが、さらにクロック信号 X クロック分シフト後においても同様に、乗算を行うべきデータ $D(n)$ と係数 h とが選択され、乗算・加算を行って、出力データ(FIR特性)を求めることができる。

【0043】

以上のようにFIRフィルタを構成することにより、セクタA、Bにおいて乗算が必要なデータとその係数を選択するので、オーバーサンプリングを行う倍率に変化しても、必要な乗算回路の数を増やすことなくFIRフィルタを構成することができる。

【0044】

このため、FIRフィルタのハードウェア規模を増大させることなく、オーバーサンプリングの倍率に左右されないFIRフィルタを実現できる。

【0045】

尚、本実施の形態においては、4倍オーバーサンプリングの場合について説明したが、任意の倍率についても同様に実現できることはいうまでもない。

【0046】

【発明の効果】

請求項 1 または 3 記載の発明によれば、データ信号に含まれる複数のデータの中から、乗算を行うデータを選択するとともに、複数の係数の中から、この選択したデータに乗すべき係数を選択することができる。

このことにより、例えばオーバーサンプリングなどにより、データ信号のデータ長が変化した場合においても、必要な乗算手段の数を増やすことなく、FIR フィルタを実現できる。

【0047】

また、請求項 2 または 4 記載の発明によれば、請求項 1 または 3 記載の発明の効果に加え、零値補間されたデータ信号に含まれる複数のデータの中から、挿入された“0”以外のデータを選択するとともに、複数の係数の中から、この選択したデータに乗すべき係数が選択することができる。

【図面の簡単な説明】

【図 1】

FIR フィルタの回路構成を示す図である。

【図 2】

図 1 の FIR フィルタにおける、入力データと出力データの関係を示す図である。

【図 3】

従来の FIR フィルタの回路構成を示す図である。

【図 4】

図 3 の FIR フィルタにおける、入力データと出力データの関係を示す図である。

【符号の説明】

100 FIR フィルタ

10 入力データ選択回路

11, 12, 13, 14 遅延回路

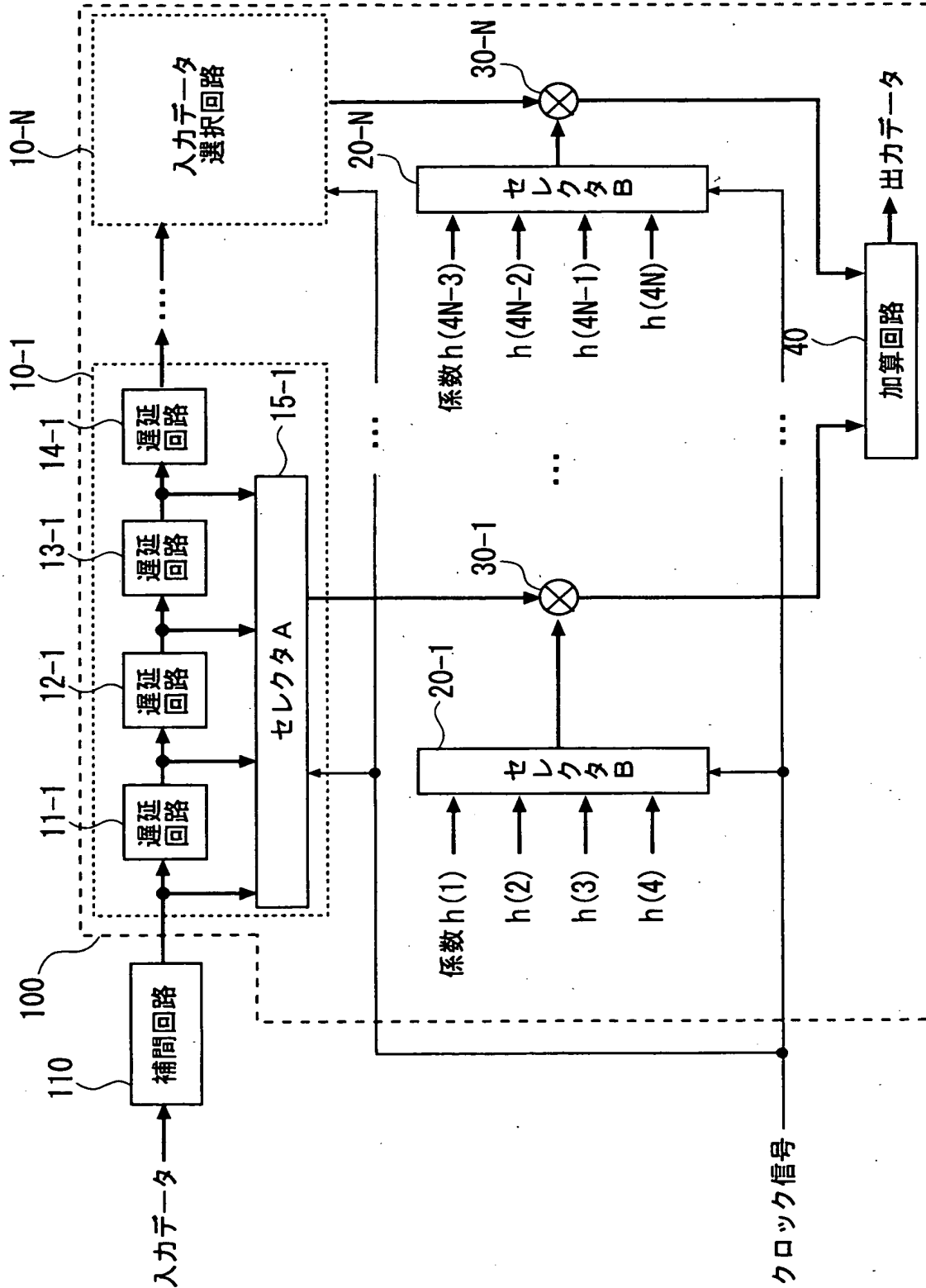
15 セレクタ A

20 セレクタ B

- 3 0 乗算回路
- 4 0 加算回路
- 2 0 0 従来の F I R フィルタ
- 6 0 遅延回路
- 7 0 乗算回路
- 8 0 加算回路
- 1 1 0, 2 1 0 補間回路

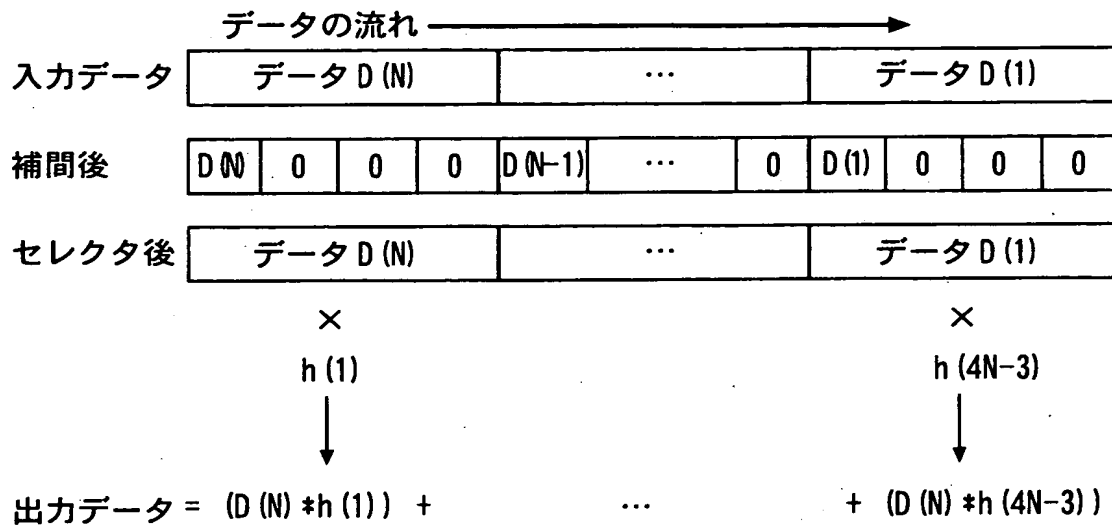
【書類名】 図面

【図 1】

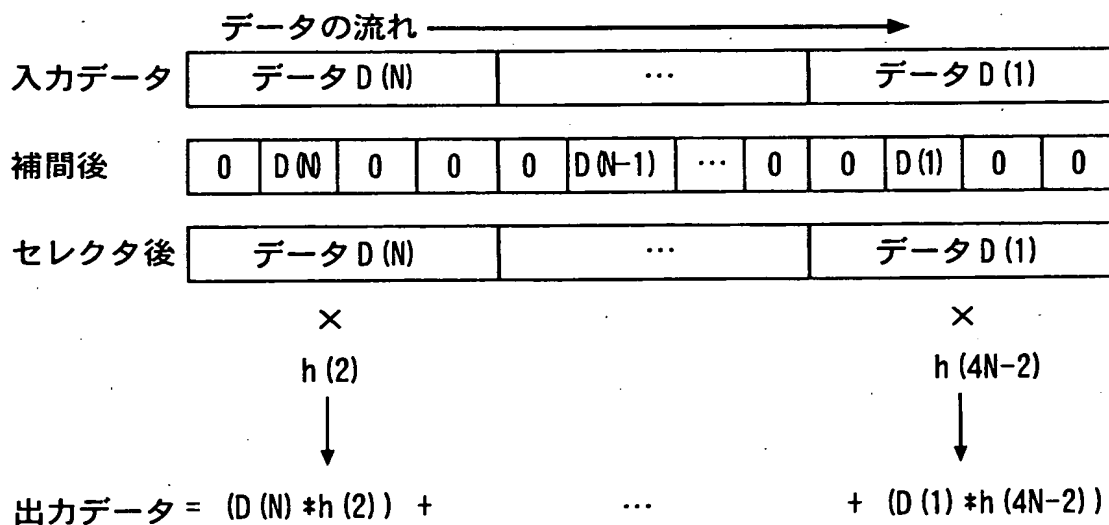


【図 2】

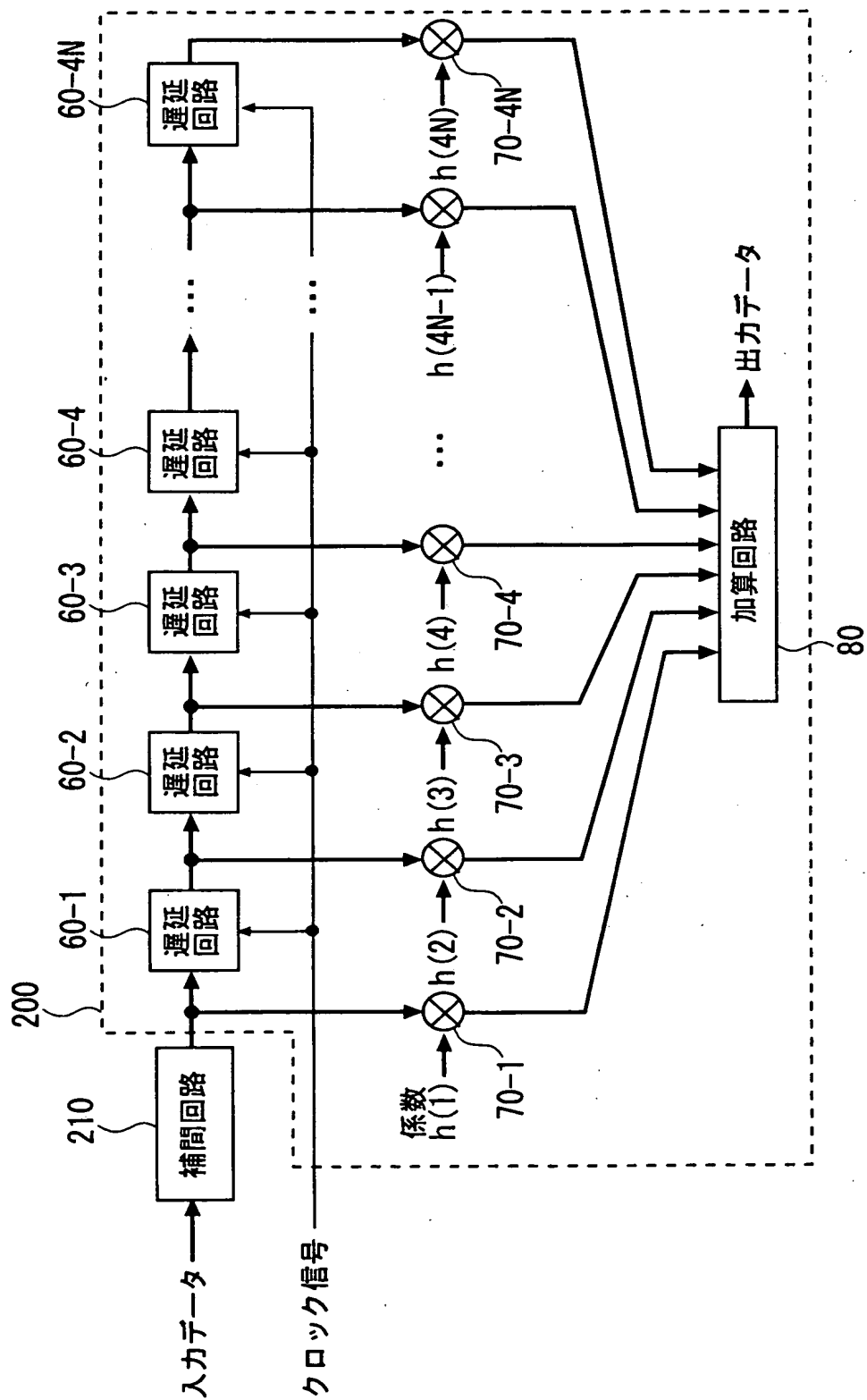
(a)



(b)

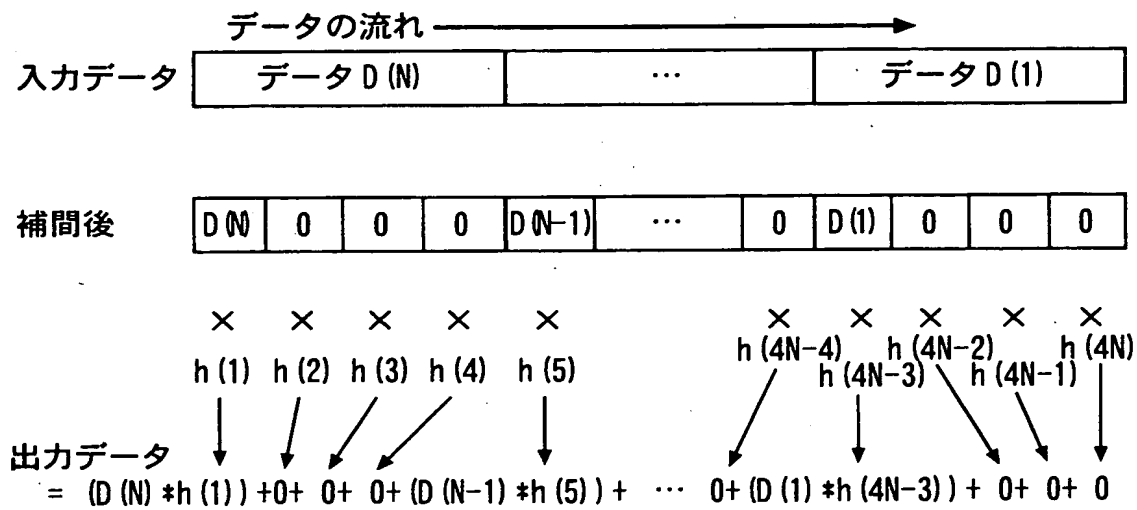


【図 3】

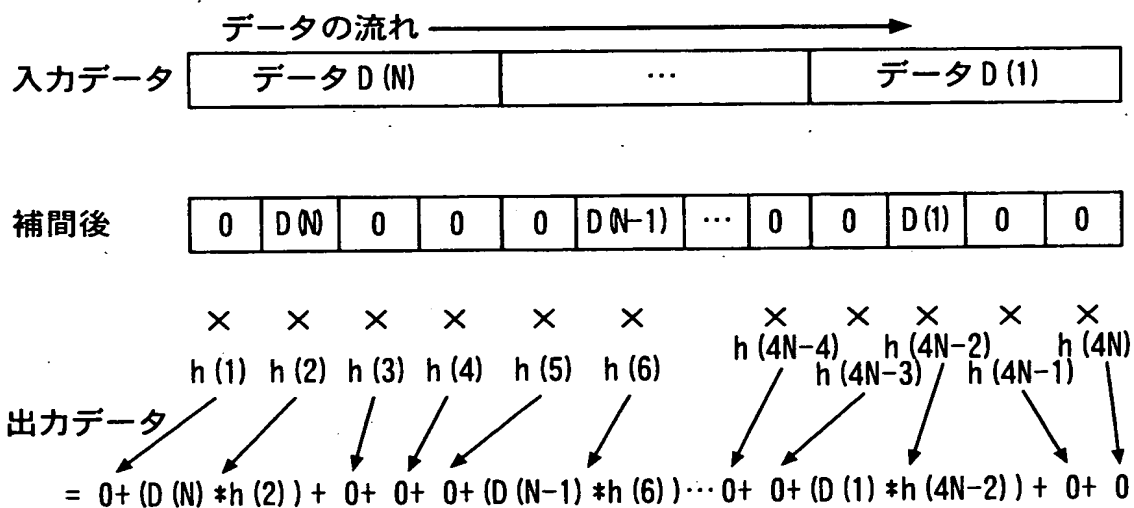


【図 4】

(a)



(b)



【書類名】 要約書

【要約】

【課題】 F I R フィルタにおいて、入力データにオーバーサンプリングを行う場合においても、必要な乗算回路の数を増やさず、回路規模が増大するのを防ぐことである。

【解決手段】 補間回路 1 1 0 により零値補間された入力データに含まれる複数のデータの中から、セレクタ A により、挿入された“0”以外のデータが選択される。それとともに、セレクタ B により、セレクタ A により選択されたデータに乗すべき係数が選択される。乗算回路 3 0 は、このセレクタ A、B により選択されたデータと係数 h とを乗算し、加算回路 4 0 は、この乗算結果を全て加算し、求める F I R フィルタとして出力する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000117744]

1. 変更年月日 1990年 8月10日
[変更理由] 新規登録
住 所 東京都大田区蒲田4丁目19番7号
氏 名 安藤電気株式会社
2. 変更年月日 2001年 4月13日
[変更理由] 住所変更
住 所 東京都大田区蒲田五丁目29番3号
氏 名 安藤電気株式会社